

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-070680

(43)Date of publication of application : 30.03.1988

(51)Int.Cl.

H04N 7/01

(21)Application number : 61-213934

(71)Applicant : HITACHI LTD  
HITACHI MICRO COMPUT ENG LTD

(22)Date of filing : 12.09.1986

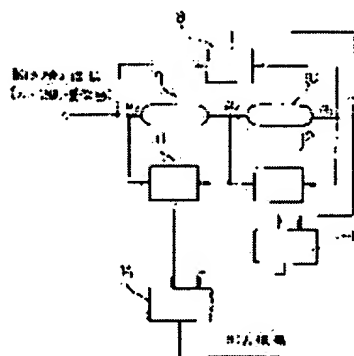
(72)Inventor : SAITO NAOTAKE  
OKUDA KATSUMI

## (54) HIGH-DEFINITION SIGNAL CONVERTING DEVICE

### (57)Abstract:

**PURPOSE:** To remove an isolated signal, to eliminate a misdecision on a still picture and a moving image, and to improve picture quality by comparing signals detected a motion detecting circuit on a ternary basis and employing their center value.

**CONSTITUTION:** An interframe difference signal is supplied to one-clock delay elements 9 and 10 to extract three continuous amplitude values  $a_3$ ,  $a_2$  and  $a_1$ . Comparators 11, 12 and 8 compare  $a_3$  with  $a_2$ ,  $a_2$  with  $a_1$ , and  $a_3$  with  $a_1$  to output the minimum value, thereby removing the maximum value among the  $a_3$ ,  $a_2$  and  $a_1$ . Further, comparators 13 and 14 compare two values among the comparators 8, 11 and 12 to output the maximum value, thereby removing the minimum value among the  $a_3$ ,  $a_2$  and  $a_1$ . The comparator 14, therefore, outputs the center value after the maximum and minimum values are removed from the  $a_3$ ,  $a_2$  and  $a_1$ . Consequently, the isolated signal is removed and the influence of noises is eliminated.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A)

昭63-70680

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)3月30日

H 04 N 7/01

G-8523-5C

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 高精細信号変換装置

⑯ 特 願 昭61-213934

⑰ 出 願 昭61(1986)9月12日

⑱ 発 明 者 齊 藤 尚 武 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所横浜工場内

⑲ 発 明 者 奥 田 勝 美 東京都小平市上水本町1479番地 日立マイクロコンピュータエンジニアリング株式会社内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

\textcircled{21} 出 願 人 日立マイクロコンピュータエンジニアリング株式会社 東京都小平市上水本町1479番地

\textcircled{22} 代 理 人 弁理士 小川 勝男 外1名

## 明 細 書

## 1. 発明の名称

高精細信号変換装置

## 2. 特許請求の範囲

1. テレビジョン信号の画像の動きをフレーム間の差信号を用いて補間することにより該テレビジョン信号を高精細化する高精細信号変換装置において、前記フレーム間の差信号から連続する奇数順本値を得る手段と、前記奇数順本値の中央値を得る手段とを設け、前記補間値として前記中央値を採用することにより、雑音による画質への影響を除去するよう構成したことを特徴とする高精細信号変換装置。

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、テレビジョン信号(以下、テレビ信号と称する)の画質を向上させるための装置に係り、特に動画の画質向上に好適な高精細信号変換装置に関する。

〔従来の技術〕

テレビ画像のデジタル処理技術の進展に伴いNTSC方式テレビ信号等を高精細信号に変換する高精細信号変換装置の開発が進められている。

従来の装置は静止面の高精細化には有効であるが、動画では動きが不自然になるので、この動画の不自然さをなくし、動画の再現性を良くするための技術開発が進められている。

動画の画質を向上させるためには動画の動きを検出して、画像を制御する必要があるが、動きを検出するための従来の技術は、特開昭58-130685号公報に記載されているように、「動き情報はフレーム間の差信号の低周波成分を含む順フィルタ出力信号の大小により抽出する。」というものであった。しかし、ランダムに発生する雑音については配慮されていなかった。

〔発明が解決しようとする課題点〕

高精細信号変換装置は、525本インタレース走査を525本ノンインタレース走査に変換する。

この装置について第5図を用いて説明する。

第5図は従来技術による高精細信号変換装置を

示すブロック図であって、1はAD変換器、2はフレームメモリ、3はYC分離回路、4は動き検出回路、5は走査線補間回路、6は2倍速化回路、7はDA変換器である。

同図において、入力した複合映像信号は、AD変換器1でデジタル信号に変換され、フレームメモリ2に入力される。フレームメモリ2の出力はYC分離回路3に入力され、輝度信号Yと色信号Cとに分離され、走査線補間回路5に入力される。動き検出回路4はフレーム間の動きの程度を検出し、YC分離回路3及び走査線補間回路5を制御する。走査線補間回路5は、525本インタレース走査を525本ノンインタレース走査に変換するための補間走査線(後述する)を作る回路である。2倍速化回路6はラインメモリで構成され、1水平走査線あたりの書き込みは通常の水平走査周波数と同じ15.734KHzで行ない、読み出しは2倍の31.5KHzで行なう。2倍速化回路6の出力はDA変換器7でアナログ信号に変換され、ディスプレイへ供給される。525本インタレース走査を

525本ノンインタレース走査に変換するためには、1フィールドを構成する走査線の間を埋めるための走査線が必要である。その走査線を補間する様子を第4図を用いて説明する。

第2図は、走査線補間の原理図であって、第2フィールドに注目すると、静止画像の場合の第2フィールドに於ける補間信号Iは、同じ垂直位置にある第1フィールドと第3フィールドの走査線の信号AとDの平均値から作る。

一方動画の場合、補間信号Iを第1フィールド及び第3フィールドの信号A及びDから作ると第1フィールドと第3フィールドでは1/30秒経過しているため、この間の動きにより、ずれた画像が合成されることになり不自然となる。したがって、動画では隣接した上下の走査線の信号BとCの平均値から補間信号Iを作る。

次に、動き検出適応技術について説明する。

動き検出適応技術とは、画像の動きをフレーム間の差信号によって検出し、その動きの程度によってフィールド間で作られた信号と走査線間で作

. 3 .

られた信号の混合比を変えて、動画の画質を向上させるものである。画像の動きを検出する動き検出方法に於いて、前記従来の技術は、ランダムに発生する雑音に対して配慮されておらず、動き検出回路で検出された動き検出信号に雑音が混入した場合、その雑音を動きと見なして、走査線補間回路で処理されてしまい、その結果、静止面を動画と誤判定し、静止画像に於いて、細かな模様でちらつきが発生する問題があった。

本発明は、上記のような雑音の影響を除去し、静止面を動画と誤判定しないためらかな画像を得ることのできる高精度信号変換装置を提供することを目的とする。

(問題点を解決するための手段)

真の動き検出信号は、相関性の大きい低周波成分である。ランダムに発生する雑音は、動き情報から孤立した信号成分で且つ高周波成分である。

したがって、上記目的は、この孤立した信号成分を除去することにより達成される。

動き検出信号の孤立した信号成分を除去し、相

. 4 .

関性のあるためらかな信号を得るには、3値比較による中央値採用が有効である。

(作用)

3値比較による中央値採用について、第2図を用いて説明する。

第2図は本発明の原理図であって、横軸は時間を示し、1目盛は標準化の1周期を示す。また縦軸は動き検出信号(フレーム間の差信号)である。そして、実線で示した曲線は検出された信号(動き情報)を表わす。なお、破線で示した曲線は、連続した3点の中央値を採用した信号を表わす。

同図において、例えば、時間 $t_1$ に於ける振幅の採用値は、 $t_1$ 及びその前後の $t_1$ 、 $t_1$ における3点の振幅値のうち中央値を採用する。

すなわち、 $t_1$ のときの振幅値は8、 $t_1$ のときの振幅値は16、 $t_1$ のときの振幅値は12であるので時間 $t_1$ のときの採用値は12となる。

以下同じように、連続した3点の中央値を採用すれば、図上のA、B、C、…等の孤立した点は除去できる。

. 5 .

. 6 .

以上述べたように、動き検出回路で検出された信号を3値比較し、それらの中央値を採用することにより、雑音と考えられる孤立した信号を除去できる。また、正しい動き検出信号が得られ、静止面を動画と誤判定すること及び動画を静止面と誤判定することがなくなり、画質を向上させることができる。

#### 〔実施例〕

以下、本発明の実施例を図面を用いて説明する。

前記3値比較による中央値採用は、第1図に示す回路で実現できる。

第1図は本発明による高精細信号変換装置の一実施例の要部を示すブロック図であって、連続する3点を比較し、中央値を出力する回路構成を示す。そして9及び10は1クロック遅延素子、8、11、12、13、14はコンパレータで、コンパレータ8、11及び12は2入力を比較して、その最小値を出力し、コンパレータ13、14は2入力を比較し、その最大値を出力するものである。

同図に於いて、フレーム間差信号は1クロック

遅延素子9及び10に与えられ、連続する3点の振幅値 $a_3$ 、 $a_2$ 、 $a_1$ を抽出する。抽出された3点の振幅値 $a_3$ 、 $a_2$ 、 $a_1$ について、 $a_3$ と $a_2$ 、 $a_2$ と $a_1$ 、 $a_3$ と $a_1$ の2値比較をコンパレータ11、12及び8で行ない、最小値を出力することにより、 $a_3$ 、 $a_2$ 、 $a_1$ のうちの最大値を除去する。更に、コンパレータ13及び14に於いて、コンパレータ8、11、12のうちの2値比較を行ない、最大値を出力することにより、 $a_3$ 、 $a_2$ 、 $a_1$ のうちの最小値を除去する。従って、14の出力は、 $a_3$ 、 $a_2$ 、 $a_1$ のうちの3値の最大値及び最小値を除去した値すなわち中央値である。

以上のようにして、3値比較を行ない、それらの中央値を採用することにより、孤立した信号を除去でき、雑音の影響をなくすることができる。

なお、比較範囲を3値から5値、7値…など奇数値に広げることにも可能である。

#### 〔発明の効果〕

以上説明したように、本発明によれば、検出された動き情報に含まれている雑音を除去すること

・ 7 ・

・ 8 ・

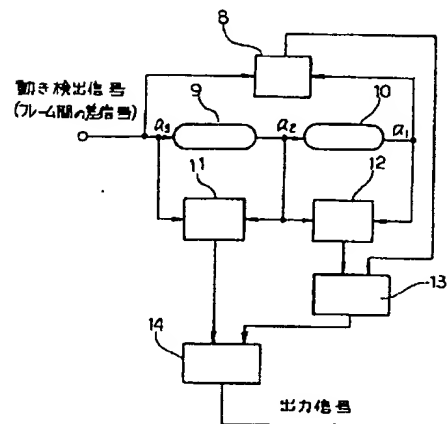
ができるので、画質を格段に向上させた高精細信号変換装置を提供することができる。

#### 4. 図面の簡単な説明

第1図は本発明による高精細信号変換装置の一実施例の要部を示すブロック図、第2図は本発明の原理図、第3図は高精細信号変換装置の従来例を説明するブロック図、第4図は第3図における定差補間の原理図である。

- 8 … コンパレータ
- 9 … 1クロック遅延素子
- 10 … 1クロック遅延素子
- 11 … コンパレータ
- 12 … コンパレータ
- 13 … コンパレータ
- 14 … コンパレータ

第1図

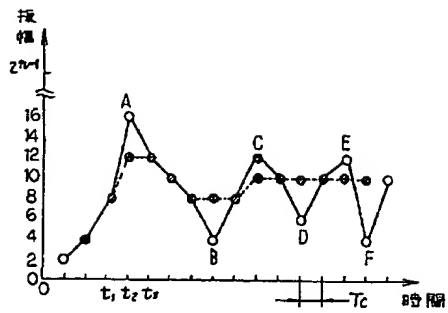


- 8: コンパレータ
- 9: 1クロック遅延素子
- 10: 1クロック遅延素子
- 11: コンパレータ
- 12: コンパレータ
- 13: コンパレータ
- 14: コンパレータ

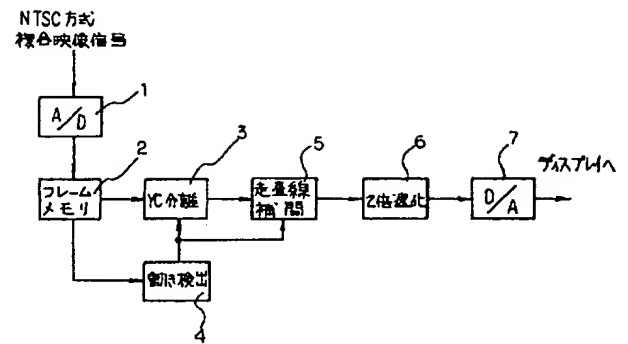
代理人 弁理士 小川 勝

・ 9 ・

第 2 図



第 3 図



第 4 図

